

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-195831

(43)Date of publication of application : 09.07.2003

(51)Int.Cl.

G09G 3/36  
G02F 1/133  
G09G 3/20

(21)Application number : 2001-397790

(71)Applicant : MATSUSHITA ELECTRIC IND CO  
LTD

(22)Date of filing : 27.12.2001

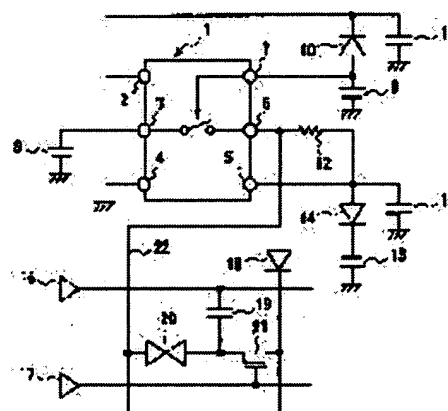
(72)Inventor : SADAMATSU HIDEAKI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To eliminate an afterimage on a display screen which is generated when a power source is turned off to be not observed.

SOLUTION: A liquid crystal display device is equipped with a detecting means which detects the power switch of the liquid crystal display being turned off and the detecting means once detecting the power switch being turned off sets an opposite voltage to be supplied to a common electrode 22 of a liquid crystal display panel lower the lowest gate voltage VGL13 and keep the counter voltage lower than the lowest gate voltage value VGL13 until electric charges accumulated at both the ends of liquid crystal 20 are discharged.



- 1: アナログスイッチ
- 2: 制御回路電源端子
- 3: 制御回路電源端子
- 4: 出力端子
- 5: 切り替え電圧端子
- 6: コントロール基板出力のVGL電圧
- 7: ゲート電圧最高値 (VGH)
- 8: ゲート電圧最低値 (VGL)
- 9: n-1番目のゲート
- 10: n番目のゲート
- 11: 液晶パネルの一画素
- 12: 1ト
- 13: 共通電極

## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's  
decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開 2003-195831

(P 2003-195831A)

(43)公開日 平成15年7月9日(2003. 7. 9)

(51) Int. C1. <sup>7</sup>		識別記号	F I		テーマコード* (参考)	
G 0 9 G	3/36		G 0 9 G	3/36		2H093
G 0 2 F	1/133	5 5 0	G 0 2 F	1/133	5 5 0	5C006
G 0 9 G	3/20	6 2 4	G 0 9 G	3/20	6 2 4	C 5C080
		6 7 0			6 7 0	D

審査請求 未請求 請求項の数7

OL

(全 6 頁)

(21)出願番号 特願2001-397790 (P2001-397790)

(22) 出願日 平成13年12月27日 (2001. 12. 27)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 定松 英明

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 100081813

弁理士 早瀬 憲一

Fターム(参考) 2H093 NA16 NC18 NC34 NC58 ND12

5C006 AB05 AF64 AF67 BB16 BF36

BF37 BF49 FA34

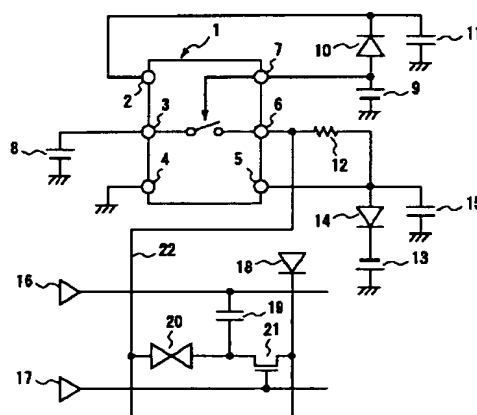
5C080 AA10 BB05 DD30 FF11 JJ03

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 電源を切断したときに生じていた表示画面の残像を観測できないようにすることを目的とする。

【解決手段】 液晶表示装置の電源スイッチがオフにされたことを検出する検出手段を備え、該検出手段は、電源スイッチがオフにされたことが検出されると、液晶表示パネルの共通電極２２に供給する対向電圧をゲート電圧最低値 $V_{GL13}$ よりも低くし、かつ、液晶２０両端に蓄積された電荷が放電されるまで、上記対向電圧をゲート電圧最低値 $V_{GL13}$ よりも低く維持するようにした。



- 1: アナログスイッチIC
- 2: 十割供給電源端子
- 5: 一割供給電源端子
- 6: 出力端子
- 7: 切り替え信号端子
- 8: コントロール基板出力のVCON電圧
- 9: ゲート電圧最高値(VGH)
- 13: ゲート電圧最低値(VGL)
- 16: n-1番目のゲート
- 17: n番目のゲート
- 20: 液晶パネルの一画素
- 21: TFT
- 22: 共通電極

## 【特許請求の範囲】

【請求項 1】 複数の走査ラインと、該複数の走査ラインに直交するように形成された複数の信号ラインと、上記複数の走査ラインと上記複数の信号ラインとの各交点近傍に配置されたスイッチング素子と、該スイッチング素子の接続された画素電極及び補助容量と、上記複数の信号ラインに抵抗素子を介して接続された補助容量配線と、対向する共通電極とからなる液晶パネルと、上記複数の走査ラインに走査駆動信号を送出して順次水平走査する走査側駆動回路と、上記複数の信号ラインの各々に映像信号に対応する表示データ信号を送出する信号側駆動回路とを具備する液晶表示装置において、該液晶表示装置の電源スイッチがオフにされたことを検出する検出手段を備え、

該検出手段は、上記電源スイッチがオフにされたことが検出されると、液晶表示パネルの共通電極に供給する対向電圧をゲート電圧最低値よりも低くし、かつ、液晶両端に蓄積された電荷が放電されるまで、上記対向電圧をゲート電圧最低値よりも低く維持する、ことを特徴とする液晶表示装置。

【請求項 2】 複数の走査ラインと、該複数の走査ラインに直交するように形成された複数の信号ラインと、上記複数の走査ラインと上記複数の信号ラインとの各交点近傍に配置されたスイッチング素子と、該スイッチング素子の接続された画素電極及び補助容量と、上記複数の信号ラインに抵抗素子を介して接続された補助容量配線と、対向する共通電極とからなる液晶パネルと、上記複数の走査ラインに走査駆動信号を送出して順次水平走査する走査側駆動回路と、上記複数の信号ラインの各々に映像信号に対応する表示データ信号を送出する信号側駆動回路とを具備する液晶表示装置において、該液晶表示装置の電源スイッチがオフにされたことを検出する検出手段を備え、

該検出手段は、上記電源スイッチがオフにされたことが検出されると、液晶表示パネルの共通電極に供給する対向電圧をゲート電圧最高値よりも高くし、かつ、液晶両端に蓄積された電荷が放電されるまで、上記対向電圧をゲート電圧最高値よりも高く維持する、ことを特徴とする液晶表示装置。

【請求項 3】 請求項 1 または請求項 2 に記載の液晶表示装置において、上記検出手段は、アナログスイッチ IC であり、上記電源スイッチがオンにされたことが検出されると、コントロール基板出力の対向電圧とパネル側の対向電圧とを接続し、上記電源スイッチがオフにされたことが検出されると、上記コントロール基板出力の対向電圧と上記パネル側の対向電圧とを分離する、ことを特徴とする液晶表示装置。

【請求項 4】 請求項 3 に記載の液晶表示装置において、

10

20

30

40

50

上記アナログスイッチ IC のスイッチング端子に正側供給電源を入力し、該正側供給電源から、ダイオードとコンデンサを直列に接続して接地し、上記ダイオードと上記コンデンサの交点を上記アナログスイッチ IC の正側供給電源端子に接続する、ことを特徴とする液晶表示装置。

【請求項 5】 請求項 1 または請求項 3、あるいは請求項 4 のいずれかに記載の液晶表示装置において、上記パネル側の対向電圧から抵抗とダイオードを直列接続で負側供給電源に接続し、上記抵抗と上記ダイオードの一方の交点からコンデンサを通じて接地するとともに、上記交点の他方を上記アナログスイッチ IC の負側供給電源端子に接続する、ことを特徴とする液晶表示装置。

【請求項 6】 請求項 2 または請求項 3、あるいは請求項 4 のいずれかに記載の液晶表示装置において、上記パネル側の対向電圧から抵抗とダイオードを直列接続で正側供給電源に接続し、上記抵抗と上記ダイオードの一方の交点からコンデンサを通じて接地するとともに、上記交点の他方を上記アナログスイッチ IC の正側供給電源端子に接続する、ことを特徴とする液晶表示装置。

【請求項 7】 請求項 5 または請求項 6 に記載の液晶表示装置において、上記コンデンサは、液晶両端に蓄積された電荷が、放電される時間よりも対向電圧の立ち下がる時間の方が長くなるように容量を大きくする、ことを特徴とする液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス型液晶表示装置に関し、特に、記憶保持機能をもった液晶表示装置の表示画像を、液晶表示装置本体の電源断とともに残像が観測されないようにするための液晶表示画像の消去回路、及びそれを備えた液晶表示装置に関するものである。

## 【0002】

【従来の技術】ワードプロセッサ、パーソナルコンピュータ、テレビジョン装置などで用いられる表示装置として、近年、アクティブマトリクス型の液晶表示装置が多用されている。このアクティブマトリクス型の液晶表示装置の特徴は、液晶の各表示画素毎に TFT (Thin Film Transistor) 型のトランジスタを配置したことである。そして、このトランジスタは、ゲートに走査電圧を与え、ソースまたはドレインに表示用の信号に対応する信号電圧を与えることにより、マトリクス状に配置される液晶表示画素を個別に駆動して、所望の表示パターンを得ることができるものである。

【0003】従来の液晶表示装置においては、走査線にハイレベルとしつつ、信号線にハイレベル、またはロー

レベルの信号線電圧を与えて、液晶表示画素に画素電圧を充電していた。そして、表示装置を動作させた後、装置全体を非動作状態とするには、装置全体において電源を切らなければならなかった。これによって、各画素についてみると、TFT型のトランジスタもオフ状態となり、蓄積容量に蓄積された電荷は一義的に閉じ込められた状態となる。このため、この閉じ込められた電荷は、電源断後直ちに放電されるわけではなく、TFT型のトランジスタのもれ電流によって徐々に放電されることになる。このように、電源を切断後、蓄積容量中の電荷はもれ電流によって徐々に放電されるだけであるので、電源を切った瞬間の残像がある期間存在するのが視覚的に明確に認められることになる。

【0004】つまり、装置の電源を切断すると、ドライバ出力は、ハイインピーダンスとなる。また、画素は、電源を切る直前の電位を保持したままとなる。そして、画素電位は、周辺配線（ゲート、ソース、補助容量配線）や、TFT、LCD(liquid crystal display device;液晶ディスプレイ)の高抵抗経路を介したリーク電流により徐々に放電されて、最終的に対向電極（＝補助容量配線）と同電位になる。

#### 【0005】

【発明が解決しようとする課題】しかしながら、上記従来の液晶表示装置において、画素電位が対向電極とほぼ同電位となるまでに、かなりの時間（数秒ないし数十秒程度）を要するため、電源を切った直前の表示画面が徐々に消えていくという挙動をとる。この時間は、人間の目にとっては、比較的長い時間であり、つまり、十分に視認可能な時間であるため、電源を切断後、残像としてはっきりと認識することができる。このため、使用者が、電源が切れていないと錯覚したり、故障であると誤認したりするという問題があった。

【0006】本発明は、かかる問題点を解消するためになされたものであり、電源を切断したときに生じていた表示画面の残像を観測できないようにした液晶表示装置を提供することを目的とする。

#### 【0007】

【課題を解決するための手段】この課題を解決するために、本発明の請求項1に記載の液晶表示装置は、複数の走査ラインと、該複数の走査ラインに直交するように形成された複数の信号ラインと、上記複数の走査ラインと上記複数の信号ラインとの各交点近傍に配置されたスイッチング素子と、該スイッチング素子の接続された画素電極及び補助容量と、上記複数の信号ラインに抵抗素子を介して接続された補助容量配線と、対向する共通電極とからなる液晶パネルと、上記複数の走査ラインに走査駆動信号を送出して順次水平走査する走査側駆動回路と、上記複数の信号ラインの各々に映像信号に対応する表示データ信号を送出する信号側駆動回路とを具備する液晶表示装置において、該液晶表示装置の電源スイッチ

がオフにされたことを検出する検出手段を備え、該検出手段は、上記電源スイッチがオフにされたことが検出されると、液晶表示パネルの共通電極に供給する対向電圧をゲート電圧最低値よりも低くし、かつ、液晶両端に蓄積された電荷が放電されるまで、上記対向電圧をゲート電圧最低値よりも低く維持することを特徴とするものである。

【0008】また、本発明の請求項2に記載の液晶表示装置は、複数の走査ラインと、該複数の走査ラインに直交するように形成された複数の信号ラインと、上記複数の走査ラインと上記複数の信号ラインとの各交点近傍に配置されたスイッチング素子と、該スイッチング素子の接続された画素電極及び補助容量と、上記複数の信号ラインに抵抗素子を介して接続された補助容量配線と、対向する共通電極とからなる液晶パネルと、上記複数の走査ラインに走査駆動信号を送出して順次水平走査する走査側駆動回路と、上記複数の信号ラインの各々に映像信号に対応する表示データ信号を送出する信号側駆動回路とを具備する液晶表示装置において、該液晶表示装置の電源スイッチがオフにされたことを検出する検出手段を備え、該検出手段は、上記電源スイッチがオフにされたことが検出されると、液晶表示パネルの共通電極に供給する対向電圧をゲート電圧最高値よりも高くし、かつ、液晶両端に蓄積された電荷が放電されるまで、上記対向電圧をゲート電圧最高値よりも高く維持することを特徴とするものである。

【0009】また、本発明の請求項3に記載の液晶表示装置は、請求項1または請求項2に記載の液晶表示装置において、上記検出手段は、アナログスイッチICであり、上記電源スイッチがオンにされたことが検出されると、コントロール基板出力の対向電圧とパネル側の対向電圧とを接続し、上記電源スイッチがオフにされたことが検出されると、上記コントロール基板出力の対向電圧と上記パネル側の対向電圧とを分離することを特徴とするものである。

【0010】また、本発明の請求項4に記載の液晶表示装置は、請求項3に記載の液晶表示装置において、上記アナログスイッチICのスイッチング端子に正側供給電源を入力し、該正側供給電源から、ダイオードとコンデンサを直列に接続して接地し、上記ダイオードと上記コンデンサの交点を上記アナログスイッチICの正側供給電源端子に接続することを特徴とするものである。

【0011】また、本発明の請求項5に記載の液晶表示装置は、請求項1または請求項3、あるいは請求項4のいずれかに記載の液晶表示装置において、上記パネル側の対向電圧から抵抗とダイオードを直列接続で負側供給電源に接続し、上記抵抗と上記ダイオードの一方の交点からコンデンサを通じて接地するとともに、上記交点の他方を上記アナログスイッチICの負側供給電源端子に接続することを特徴とするものである。

【0012】また、本発明の請求項6に記載の液晶表示装置は、請求項2または請求項3、あるいは請求項4のいずれかに記載の液晶表示装置において、上記パネル側の対向電圧から抵抗とダイオードを直列接続で正側供給電源に接続し、上記抵抗と上記ダイオードの一方の交点からコンデンサを通じて接地するとともに、上記交点の他方を上記アナログスイッチICの正側供給電源端子に接続することを特徴とするものである。

【0013】また、本発明の請求項7に記載の液晶表示装置は、請求項5または請求項6に記載の液晶表示装置において、上記コンデンサは、液晶両端に蓄積された電荷が、放電される時間よりも対向電圧の立ち下がる時間の方が長くなるように容量を大きくすることを特徴とするものである。

【0014】

【発明の実施の形態】以下、本発明の実施の形態について説明する。

（実施の形態1）図1は、本発明の実施の形態1による液晶表示装置の構成図である。図1において、1はアナログスイッチIC、2ないし7はアナログスイッチICの各端子であり、2は+側供給電源端子、3は入力端子、4はGND端子、5は-側供給電源端子、6は出力端子、7は入力端子3と出力端子6の接続を切り替える切り替え信号端子（スイッチング端子）、8は入力端子3に inputs する電源でコントロール基板出力のVCOM電圧、9は切り替え端子7に inputs される電源でゲート電圧最高値VGH（正側供給電源、以下、+供給電源という）、10はダイオード、11はコンデンサ、12は抵抗、13は出力端子6に inputs される電源でゲート電圧最低値VGL（負側供給電源、以下、-供給電源という）、14はダイオード、15はコンデンサ、16ないし21は液晶パネル内の素子を示し、16はn-1番目のゲート、17はn番目のゲート、18はm番目のソース、19はパネル画素内の容量（コンデンサ）、20は液晶パネルの一画素（液晶）、21はパネル画素内のTFT（Thin Film Transistor）、22は共通電極である。

【0015】このように構成された液晶表示装置について、その動作を説明する。まず、液晶表示装置が定常の動作状態のときは、コントロール基板出力のVCOM電圧8、+供給電源9、-供給電源13がオンになっており、切り替え信号端子7により、入力端子3と出力端子6とが接続状態になっている。このとき、コントロール基板からのVCOM電圧は、パネルの共通電極22に印加される。また、パネル側では、ゲート17に走査ライン信号が印加され、TFT21をオンにし、ソース18に inputs される画像信号がコンデンサ19に充電され、その電圧によって、液晶20に電圧がかかり、信号を画素の明るさに変換してパネル表示を行う。

【0016】次に、液晶表示装置の電源を切った場合に

は、まず、+供給電源9、及び-供給電源13が立ち下がり、切り替え信号端子7によりコントロール基板出力のVCOM電圧と、パネル側の共通電極22の接続が切断される。このとき、+側供給電源端子2はダイオード10とコンデンサ11により、また、-側供給電源端子5はダイオード14とコンデンサ15により電源電圧が供給されるため、アナログスイッチIC1は正常動作を維持することができる。続いて、入力端子3、及び出力端子6が切断されると、抵抗12によりパネル側の共通電極22は-供給電源13より1D（約0.7V）高い電圧が供給されるが、ダイオード14とコンデンサ15とによりパネル側では共通電極22が最低電圧になる。つまり、ゲート電圧最低値の立ち下がりよりも対向電圧の立ち下がり遅くすることにより、液晶両端に蓄積された電荷が放電されるまで対向電圧をゲート電圧最低値よりも低く維持した。このときの液晶20の状態は画面全体を黒に表示する。

【0017】また、コンデンサ15をある程度大きく（通常は、5 $\mu$ F程度以上）することにより、画面全体を黒に表示する時間をパネル内のコンデンサ19の放電時間（最大で3分程度）よりも長くするようにした。

【0018】このように、本実施の形態1による液晶表示装置によれば、液晶表示装置の電源スイッチがオフにされたときに、アナログスイッチICの入力端子と出力端子とを切断し、共通電極に供給される抵抗電圧を-供給電源よりも低くして、画像装置の表示を黒信号に固定したので、残像をなくし表示品質の優れた液晶表示装置を実現することができる。また、液晶両端に蓄積された電荷が放電されるまで対向電圧を-供給電源の最低値よりも低く維持するようにしたので、確実に電源断後の残像を表示させないようにすることができる。

【0019】（実施の形態2）図2は、本発明の実施の形態2による液晶表示装置の構成図である。図2において、図1との違いは、抵抗12がダイオード10を通して+供給電源9に接続されている点である。なお、その他の構成については、図1と同様であるので説明を省略する。

【0020】このように構成された液晶表示装置について、その動作を説明する。まず、液晶表示装置が定常の動作状態のときは、コントロール基板出力のVCOM電圧8、+供給電源9、-供給電源13がオンになっており、切り替え信号端子7により、入力端子3と出力端子6とが接続状態になっている。このとき、コントロール基板からのVCOM電圧は、パネルの共通電極22に印加される。また、パネル側では、ゲート17に走査ライン信号が印加され、TFT21をオンにし、ソース18に inputs される画像信号がコンデンサ19に充電され、その電圧によって、液晶20に電圧がかかり、信号を画素の明るさに変換してパネル表示を行う。

【0021】次に、液晶表示装置の電源を切った場合に

は、まず、+供給電源 9、及び-供給電源 13 が立ち下がり、切り替え信号端子 7 によりコントロール基板出力の VCOM 電圧と、パネル側の共通電極 22 の接続が切断される。このとき、+側供給電源端子 2 はダイオード 10 とコンデンサ 11 により、また、-側供給電源端子 5 はダイオード 14 とコンデンサ 15 により電源電圧が供給されるため、アナログスイッチ IC1 は正常動作を維持することができる。続いて、入力端子 3、及び出力端子 6 が切断されると、抵抗 12 によりパネル側の共通電極 22 は+供給電源 9 より 1D (約 0.7V) 低い電圧が供給されるが、ダイオード 10 とコンデンサ 11 とによりパネル側では共通電極 22 が最高電圧になる。つまり、ゲート電圧最低値の立ち下がりよりも対向電圧の立ち下がり遅くすることにより、液晶両端に蓄積された電荷が放電されるまで対向電圧をゲート電圧最高値よりも高く維持した。このときの液晶 20 の状態は画面全体を白に表示する。

【0022】また、コンデンサ 15 をある程度大きく (通常は、5 $\mu$ F 程度以上) することにより、画面全体を白に表示する時間をパネル側のコンデンサ 19 の放電時間 (最大で 5 分程度) よりも長くするようにした。

【0023】このように、本実施の形態 2 による液晶表示装置によれば、液晶表示装置の電源スイッチがオフにされたときに、アナログスイッチ IC の入力端子と出力端子とを切断し、共通電極に供給される抵抗電圧を+供給電源よりも高くして、画像装置の表示を白信号に固定したので、残像をなくし表示品質の優れた液晶表示装置を実現することができる。また、液晶両端に蓄積された電荷が放電されるまで対向電圧を+供給電源の最高値よりも高く維持するようにしたので、確実に、電源断後の残像を表示させないようにすることができる。

【0024】

【発明の効果】このように、本発明の請求項 1 に記載の液晶表示装置によれば、複数の走査ラインと、該複数の走査ラインに直交するように形成された複数の信号ラインと、上記複数の走査ラインと上記複数の信号ラインとの各交点近傍に配置されたスイッチング素子と、該スイッチング素子の接続された画素電極及び補助容量と、上記複数の信号ラインに抵抗素子を介して接続された補助容量配線と、対向する共通電極とからなる液晶パネルと、上記複数の走査ラインに走査駆動信号を送出して順次水平走査する走査側駆動回路と、上記複数の信号ラインの各々に映像信号に対応する表示データ信号を送出する信号側駆動回路とを具備する液晶表示装置において、該液晶表示装置の電源スイッチがオフにされたことを検出する検出手段を備え、該検出手段は、上記電源スイッチがオフにされたことが検出されると、液晶表示パネルの共通電極に供給する対向電圧をゲート電圧最低値よりも低くし、かつ、液晶両端に蓄積された電荷が放電されるまで、上記対向電圧をゲート電圧最低値よりも低く維

持するものとしたので、電源断後の残像を表示させないようにすることができる。

【0025】また、本発明の請求項 2 に記載の液晶表示装置によれば、複数の走査ラインと、該複数の走査ラインに直交するように形成された複数の信号ラインと、上記複数の走査ラインと上記複数の信号ラインとの各交点近傍に配置されたスイッチング素子と、該スイッチング素子の接続された画素電極及び補助容量と、上記複数の信号ラインに抵抗素子を介して接続された補助容量配線と、対向する共通電極とからなる液晶パネルと、上記複数の走査ラインに走査駆動信号を送出して順次水平走査する走査側駆動回路と、上記複数の信号ラインの各々に映像信号に対応する表示データ信号を送出する信号側駆動回路とを具備する液晶表示装置において、該液晶表示装置の電源スイッチがオフにされたことを検出する検出手段を備え、該検出手段は、上記電源スイッチがオフにされたことが検出されると、液晶表示パネルの共通電極に供給する対向電圧をゲート電圧最高値よりも高くし、かつ、液晶両端に蓄積された電荷が放電されるまで、上記対向電圧をゲート電圧最高値よりも高く維持するものとしたので、電源断後の残像を表示させないようにすることができる。

【0026】また、本発明の請求項 3 に記載の液晶表示装置によれば、請求項 1 または請求項 2 に記載の液晶表示装置において、上記検出手段は、アナログスイッチ IC であり、上記電源スイッチがオンにされたことが検出されると、コントロール基板出力の対向電圧とパネル側の対向電圧とを接続し、上記電源スイッチがオフにされたことが検出されると、上記コントロール基板出力の対向電圧と上記パネル側の対向電圧とを分離するものとしたので、電源断後の残像を表示させないようにすることができる。

【0027】また、本発明の請求項 4 に記載の液晶表示装置によれば、請求項 3 に記載の液晶表示装置において、上記アナログスイッチ IC のスイッチング端子に正側供給電源を入力し、該正側供給電源から、ダイオードとコンデンサを直列に接続して接地し、上記ダイオードと上記コンデンサの交点を上記アナログスイッチ IC の正側供給電源端子に接続するようにしたので、アナログスイッチ IC の動作を確実に行うことができる。

【0028】また、本発明の請求項 5 に記載の液晶表示装置によれば、請求項 1 または請求項 3、あるいは請求項 4 のいずれかに記載の液晶表示装置において、上記パネル側の対向電圧から抵抗とダイオードを直列接続で負側供給電源に接続し、上記抵抗と上記ダイオードの一方の交点からコンデンサを通じて接地するとともに、上記交点の他方を上記アナログスイッチ IC の負側供給電源端子に接続するようにしたので、電源断後の残像を表示させないようにすることができる。

【0029】また、本発明の請求項 6 に記載の液晶表示

装置によれば、請求項 2 または請求項 3、あるいは請求項 4 のいずれかに記載の液晶表示装置において、上記パネル側の対向電圧から抵抗とダイオードを直列接続で正側供給電源に接続し、上記抵抗と上記ダイオードの一方の交点からコンデンサを通じて接地するとともに、上記交点の他方を上記アナログスイッチ IC の正側供給電源端子に接続するようにしたので、電源断後の残像を表示させないようにすることができる。

【0030】また、本発明の請求項 7 に記載の液晶表示装置によれば、請求項 5 または請求項 6 に記載の液晶表示装置において、上記コンデンサは、液晶両端に蓄積された電荷が、放電される時間よりも対向電圧の立ち下がる時間の方が長くなるように容量を大きくするものとしたので、確実に電源断後の残像を表示させないようにすることができる。

#### 【図面の簡単な説明】

【図 1】本発明の実施の形態 1 による液晶表示装置の構成図

【図 2】本発明の実施の形態 2 による液晶表示装置の構成図

#### 【符号の説明】

1 アナログスイッチ IC

2 +側供給電源端子

3 入力端子

4 GND 端子

5 ー側供給電源端子

6 出力端子

7 切り替え信号端子

8 コントロール出力の VCOM 電圧

9 ゲート電圧最高値 VGH

10 ダイオード

10 11 コンデンサ

12 抵抗

13 ゲート電圧最低値 VGL

14 ダイオード

15 コンデンサ

16 n-1 番目のゲート

17 n 番目のゲート

18 m 番目のソース

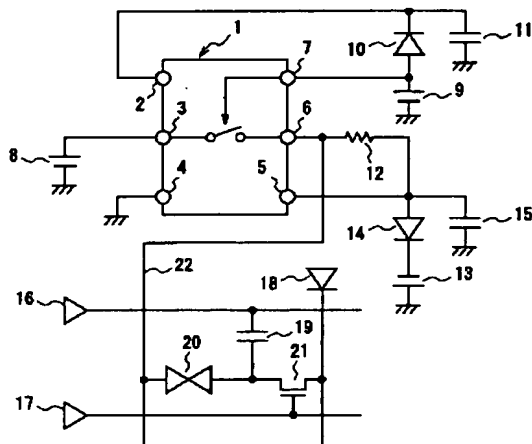
19 パネル画素内の容量

20 液晶パネルの一画素

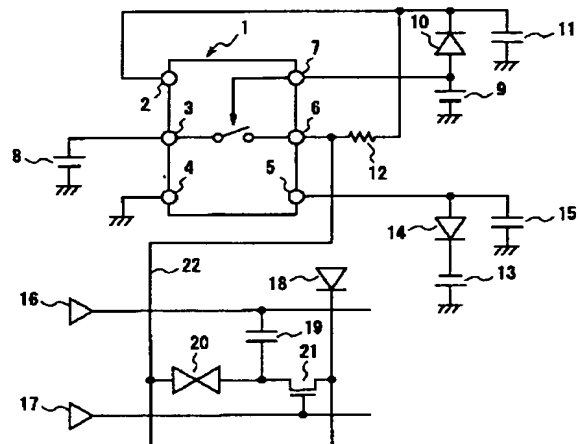
20 21 TFT

22 共通電極

【図 1】



【図 2】



- 1: アナログスイッチ IC
- 2: +側供給電源端子
- 5: ー側供給電源端子
- 6: 出力端子
- 7: 切り替え信号端子
- 8: コントロール基板出力の VCOM 電圧
- 9: ゲート電圧最高値 (VGH)
- 13: ゲート電圧最低値 (VGL)
- 16: n-1 番目のゲート
- 17: n 番目のゲート
- 20: 液晶パネルの一画素
- 21: TFT
- 22: 共通電極